



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10213723 A**(43) Date of publication of application: **11.08.98**

(51) Int. Cl.

G02B 6/42
H01L 31/0232
H01L 31/12
H01L 33/00
H01S 3/18

(21) Application number: **09017256**(22) Date of filing: **31.01.97**(71) Applicant: **KYOCERA CORP**

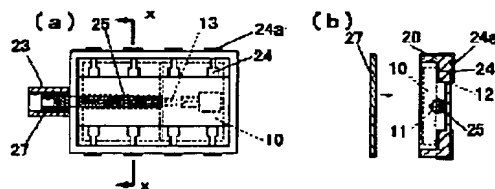
(72) Inventor: **TAKEMURA KOJI**
KANBARA TOSHIYUKI

(54) PHOTOSEMICONDUCTOR MODULE AND ITS MANUFACTURE

(57) Abstract:

PROBLEM TO BE SOLVED: To prevent an optical fiber from being broken and to obtain secure airtight sealing structure by forming a light input/output terminal of a ferrule which has an optical fiber inside, mounting the ferrule in a groove of a substrate, and leading its one end out of a package and joining the package and ferrule together in an airtight sealing state.

SOLUTION: The photosemiconductor module is constituted by joining the substrate 10 of silicon, etc., in the package 20 and covering it with a lid 27 for airtight sealing. The substrate 10 has the groove, an electrode, and a solder pattern 12 formed and a photosemiconductor element such as a laser diode 13 is mounted on the electrode. Further, an electrode pad 24 which forms an electric input/output terminal for inside/outside electric conduction is formed at a step part on the internal surface of the packet 20, and a ferrule 25 in which the optical fiber forming the light input/output terminal is embedded is joined to one flank. Then the ferrule 25 is mounted in the groove 11 of the substrate 10 and an electrode pad 24 on the side of the package 20 and the solder pattern 12 on the electrode on the side of the substrate 10 are joined together while matched with each other.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-213723

(43) 公開日 平成10年(1998) 8月11日

(51) Int.Cl. ⁶	識別記号	F I	
G 0 2 B	6/42	G 0 2 B	6/42
H 0 1 L	31/0232	H 0 1 L	31/12
	31/12		33/00
	33/00	H 0 1 S	3/18
H 0 1 S	3/18	H 0 1 L	31/02
			C
		審査請求 未請求 請求項の数 2 O L (全 5 頁)	

(21) 出願番号 特願平9-17256

(22) 出願日 平成9年(1997) 1月31日

(71) 出願人 000006633

京セラ株式会社

京都府京都市山科区東野北井ノ上町5番地の22

(72) 発明者 竹村 浩二

京都府相楽郡精華町光台3丁目5番地 京セラ株式会社中央研究所内

(72) 発明者 神原 敏行

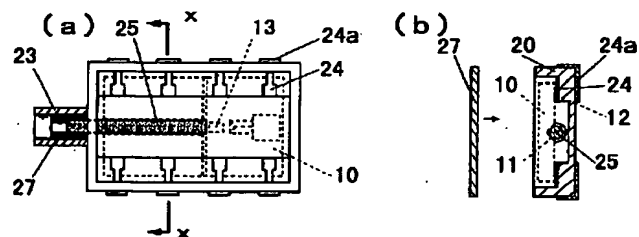
京都府京都市山科区東野北井ノ上町5番地の22 京セラ株式会社内

(54) 【発明の名称】 光半導体モジュール及びその製造方法

(57) 【要約】

【課題】 シリコン等の基板に形成した電極上に光半導体素子を実装し、該光半導体素子への光入出力端子を上記基板の溝に載置し、これらをパッケージで封止してなる光半導体モジュールにおいて、容易に確実な気密封止構造を得る。

【解決手段】 上記光入出力端子を光ファイバを内蔵したフェルールで形成し、該フェルールを上記基板の溝に載置するとともにその一端をパッケージの外部に導出し、パッケージとフェルールの間を気密封止して接合する。



【特許請求の範囲】

【請求項 1】シリコン等の基板に形成した電極上に光半導体素子を実装し、該光半導体素子への光入出力端子を上記基板に備えた溝に載置し、これらをパッケージで封止してなる光半導体モジュールにおいて、上記光入出力端子を光ファイバを内蔵したフェルールで形成し、該フェルールを上記基板の溝に載置するとともにその一端をパッケージの外部に導出し、パッケージとフェルールの間を気密封止して接合したことを特徴とする光半導体モジュール。

【請求項 2】以下の工程からなる光半導体モジュールの製造方法。

A. シリコン等の基板に光半導体素子を実装するための電極と、光入出力端子を載置するための溝を形成する工程、

B. 上記電極上に光半導体素子を実装する工程、

C. パッケージに、内外を導通する電気入出力端子と、内外を連通する光入出力端子を備える工程、

D. 上記基板側の電極と溝を、それぞれパッケージ側の電気入出力端子と光入出力端子に位置合わせして、基板をパッケージに接合する工程

E. 上記基板を気密封止する工程

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光通信に用いられる光半導体モジュールに関し、特に光半導体素子と光ファイバを無調整で実装し気密封止するようにした、量産性、信頼性の高い光半導体モジュールに関する。

【0002】

【従来の技術】従来の光半導体モジュールは、キャンタイプ気密封止された光半導体素子とレンズ系と光ファイバををケーシングに固定してなるものであり、光半導体素子と光ファイバの光軸合わせのために、両者を位置決め調芯して溶接することにより製造していた。また、バタフライ型のパッケージを用いて、同様に光半導体素子を位置決めして溶接した後、気密封止することが一般的であった。

【0003】ところが、上記の光半導体モジュールは、製造工程にて光半導体素子と光ファイバー間で素子特性をモニターしながら位置合わせ作業を行う必要があり、製造工程を簡略化することができなかった。

【0004】そこで、近年、加入者系への光デバイスの普及を目的として、上記位置合わせ作業の必要がなく、表面実装型の小型で低価格で量産性に優れた光半導体モジュールが開発されている。例えば、図 5 に示す光半導体モジュールは、シリコン等の基板 40 に高精度の V 溝 41 と、これに高精度で位置決めされた電極又は半田パターンを形成し、この電極又は半田パターン上に光半導体素子としてのレーザーダイオード 43 を載置した後、上記 V 溝 41 中に光入出力端子である光ファイバ 56 を

載置して固定すれば、素子特性をモニターせずに実装固定することができる（パッシブアライメント）。その後、パッケージ 50 内に上記基板 40 やモニター用のフォトダイオード 45 を収納し、光ファイバ 56 をファイバ押さえ 59 で押さえて保持し、蓋 57 を樹脂で接合して気密封止するとともに、光ファイバ 56 の外部側端部をブロック 58 で押さえて保持してある。

【0005】また、図 6 に示すように、上記と同様にレーザーダイオード 43 と光ファイバ 56 を載置したシリコン等の基板 40 の下部に電気入出力端子を成すリードフレーム 54 を取り付け、全体を樹脂 60 でモールドして気密封止し、一方光ファイバ 56 の外部側端部にはレセプタクル 61 を備えて、他の光コネクタと接続できるようにした構造の光半導体モジュールも提案されている（電子情報通信学会ソサエティー大会 C-204）。

【0006】

【発明が解決しようとする課題】しかし、図 5 の光半導体モジュールでは、光ファイバ 56 をパッケージ 50 と蓋 57 の間で挟んで樹脂等の接着剤で固定する際に、光ファイバ 56 の円筒側面に接着剤が回り込みにくいことから作業性が悪く、また接着後も光ファイバ 56 周囲での気密封止の信頼性が悪いものであった。

【0007】一方、図 6 に示す樹脂モールドした光半導体モジュールでは、樹脂 60 の硬化時の応力により基板 40 の端部や光ファイバ 56 の端部に破損が生じたり、気密封止の信頼性が悪くなるという問題があった。

【0008】さらに、いずれの光半導体モジュールでも、被覆を除去した剥き出しの光ファイバ 56 を基板 40 の溝 41 に載置するため、製造工程中に光ファイバ 56 が破損しやすいという問題もあった。

【0009】

【課題を解決するための手段】そこで本発明は、シリコン等の基板に形成した電極上に光半導体素子を実装し、該光半導体素子への光入出力端子を上記基板の溝に載置し、これらをパッケージで封止してなる光半導体モジュールにおいて、上記光入出力端子を光ファイバを内蔵したフェルールで形成し、該フェルールを上記基板の溝に載置するとともにその一端をパッケージの外部に導出し、パッケージとフェルールの間で気密封止して接合したことを特徴とする。

【0010】即ち、光入出力端子として光ファイバを内蔵したフェルールを用い、このフェルールを基板の溝に載置する構造としたため、製造工程で光ファイバの破損を防止できる。また、このフェルールの一端を外部に導出し、フェルールとパッケージの間で気密封止することによって、確実な気密封止構造を容易に得られる。

【0011】また本発明は、

A. シリコン等の基板に光半導体素子を実装するための電極と、光入出力端子を載置するための溝を形成する工程、

- B. 上記電極上に光半導体素子を実装する工程、
 C. パッケージに、内外を導通する電気入出力端子と、
 内外を連通する光入出力端子を備える工程、
 D. 上記基板側の電極と溝を、それぞれパッケージ側の
 電気入出力端子と光入出力端子に位置合わせして、基板
 をパッケージに接合する工程
 E. 上記基板を気密封止する工程

からなる光半導体モジュールの製造方法を特徴とする。

【0012】即ち、工程Cにより予め光入出力端子をパ
 ッケージ側に備えておくことで、両者間を確実に気密封
 止することができる。また、予め別工程で作製した基板
 とパッケージとを、工程Dで接合することにより、簡単
 に光半導体モジュールを作製することができる。この接
 合時には、予め基板に形成した溝中に光入出力端子を載
 置させることによって、パッシブアライメントにより自
 動的に位置合わせを行うことができる。

【0013】

【発明の実施の形態】以下本発明の実施形態を図によ
 って説明する。図1(a)に蓋を除いた状態の光半導体モ
 ジュールの平面図、(b)に断面図を示し、いずれも基
 板10側のユニットは破線で記載してある。

【0014】この光半導体モジュールは、パッケージ2
 0内にシリコン等の基板10を接合し、蓋27で覆って
 気密封止したものである。基板10には溝11と電極1
 2a及び半田パターン12を形成し、電極12a上にレ
 ーザーダイオード13等の光半導体素子を載置してあ
 る。またパッケージ20内面の段部21には内外を導通
 する電気入出力端子を成す電極パッド24が形成され、
 一方の側面には光入出力端子を成す光ファイバ26を埋
 設したフェルール25が接合されている。そして、上記
 フェルール25が上記基板10の溝11に載置され、パ
 ッケージ20側の電極パッド24と基板10側の電極1
 2a上の半田パターン12が一致した状態で接合されて
 いる。

【0015】そのため、電極パッド24の外部リード2
 4aからレーザーダイオード13に電気信号を入力する
 ことができ、またレーザーダイオード13からの出射光
 をフェルール25内の光ファイバ26で外部に導出する
 ことができ、光半導体モジュールとして作用することが
 できる。

【0016】以下、この光半導体モジュールの製造工程
 を詳細に説明する。

【0017】まず、図2に示すように基板10に溝11
 と電極12a及びこの上に半田パターン12を形成する
 (工程A)。基板10はシリコン、ガラス、セラミック
 等からなるものであり、この表面に断面V字状の溝1
 1を形成する。この時、シリコン製の基板10の場合
 は、異方性エッチングの手法により、ガラス又はセラミ
 ックス製の基板10の場合には機械加工によって、それ
 ぞれV字状の溝11を形成する。

【0018】次に、基板10上に電極12aを形成する
 が、この電極12aは図2の例では基板10の周囲に8
 個形成し、このうち必要個所の電極12aは基板の内側
 まで伸ばしてある。この時、上記溝11に対して精密に
 位置合わせを行って、電極12aを形成しておく。その
 後、電極12a上の所定個所に半田パターン12を形成
 する。

【0019】次に、光半導体素子を実装する(工程B)
 が、図2に示すように、上記電極12a上に光半導体素
 子としてレーザーダイオード13を高精度にダイボンデ
 イング又はワイヤボンディングして実装する。

【0020】また、この基板10上には、モニター用の
 フォトダイオード14を別の電極12a上に実装してあ
 る。即ち、レーザーダイオード13からの出射光は溝1
 1方向に出射されるが、同じ光が正反対の方向にも出射
 されるため、これをフォトダイオード14でモニターす
 ることができる。なお、フォトダイオード14とレーザ
 ーダイオード13間には溝15を形成し、レーザーダイ
 オード13からの出射光をこの溝15の側面で反射して
 フォトダイオード14の下面に形成した受光面に入射す
 るようにしてある。

【0021】更に他の素子16を他の電極12aに実装
 することもできる。この素子16としては例えばリアク
 タンス、コンデンサ、抵抗等のLCR回路やサーミスタ
 を実装する。

【0022】次に、図3に示すようにパッケージ20側
 のユニットを作製する(工程C)。パッケージ20はセ
 ラミックス又は樹脂からなる箱状体であり、内面に段部
 21を有し、一方の側面に貫通孔22を備え、貫通孔2
 2の外側に筒状部23を備えている。上記段部21に
 は、内外を導通する電気入出力端子として外部リード2
 4aと導通する電極パッド24を備えているが、この電
 極パッド24は上記基板10の電極12a上の半田パタ
 ーン12と対応する位置に合計8個形成してある。

【0023】また、貫通孔22には光入出力端子である
 フェルール25を挿入し、フェルール25の一端が外部
 に導出された状態で、接合してある。このフェルール2
 5はセラミックス等からなる円筒体であり、中央貫通孔
 に光ファイバ26を埋設したものである。なお、フェル
 ール25と光ファイバ26の間は接着剤等で接合する
 が、確実に気密封止するためには、周囲にメタライズを
 施した光ファイバ26を用い、フェルール25との間に
 半田等を充填して接合することもできる。

【0024】このフェルール25とパッケージ20の貫
 通孔22の間は気密封止して接合するが、その具体的な
 接合構造は以下の通りである。まず、パッケージ20を
 セラミックスで形成する場合は、貫通孔22の内側とフ
 ェルール25の外表面にメタライズを施しておいて、両
 者間をロウ又は半田で接合すれば良く、このような構造
 とすれば完全に気密封止することができる。また、パッ

ケージ10を樹脂で形成する場合は、フェルール25の周囲にパッケージ20をモールド成形して一体化すれば、極めて容易に作製することができる。

【0025】また、フェルール25の外部導出部の外周にはセラミックスや金属等のスリーブ27を取りつけてある。さらに図示していないが、筒状部23の周囲には図5に示すようなレセプタクルを備えておき、他の光コネクタを着脱自在に接続することができる。

【0026】次に、図4に示すように、基板10をパッケージ20にフェイスダウンにより一括接合する(工程D)。この時、パッケージ20側のフェルール25を基板10側の溝11に密着固定した状態とし、パッケージ20側の電極パッド24と基板10側の電極12a上の半田パターン12との間を金錫等の半田で接合することによって、基板10とパッケージ20を接合固定する。寸法的には、フェルール25が溝11に密着固定した状態で、電極パッド24と半田パターン12の間に若干隙間ができるように作製しておき、この隙間に半田を充填して接合することが好ましい。

【0027】また、フェルール25と溝11の間は特に接合する必要はないが、半田等を用いて部分的に接合することもできる。例えば、基板10の溝11の一部に半田溜まりとなる凹部を備えて半田を充填しておき、これに対応するフェルール25の外周にメタライズを施してにおいて、上記凹部に充填した半田でフェルール25を接合することもできる。

【0028】このようにして、基板10とパッケージ20をフェイスダウンで接合し、フェルール25を溝11に密着固定すれば、パッシブアライメントにより自動的にフェルール25とレーザーダイオード13の位置合わせを行うことができる。

【0029】また、基板10の電極12a上の半田パターン12を電極パッド24に接合することによって、外部リード24aによりレーザーダイオード13やその他の素子に電気信号を入出力することができる。同時に、フェルール25によってレーザーダイオード13の光信号を外部に導出することができ、光半導体モジュールを構成することができる。

【0030】最後に、図4(b)に示すように、パッケージ20の開口部に蓋27を接合して覆い、気密封止することにより、本発明の光半導体モジュールを得ることができる。

【0031】以上のような本発明の光半導体モジュールは、確実な気密封止構造を容易に得ることができる。即ち、このような光半導体モジュールにおいては、一般に光入出力端子の周囲の気密封止が困難となるが、本発明では図3の工程Cにおいて予めパッケージ20とフェルール25を気密封止して接合しておけば良いことから、確実な気密封止構造を容易に得られる。

【0032】また、光ファイバ26を埋設したフェル

ル25を溝11に載置するため、製造工程にて光ファイバ26の破損を防止することができる。さらに、基板10側のユニットとパッケージ20側のユニットを別々に作製して、フェイスダウンで接合するだけでよいため、簡単な工程で製造することができる。

【0033】なお、上記の実施形態では、光半導体素子としてレーザーダイオード13を用いた例を示したが、この他の発光素子やフォトダイオード等の受光素子、あるいは光集積回路を用いることもできる。

10 【0034】また、電極12aや電極パッド24の数、位置、形状等についても、上記実施形態に限定されず、さまざまなものができることは言うまでもない。

【0035】さらに、本発明の他の実施形態として、図示していないが、光入出力端子としてフェルール25の代わりに光ファイバ26単体を用いることもできる。この場合は、例えば外周面にメタライズを施した光ファイバ26をセラミックス製パッケージ20の貫通孔22に半田固定して気密封止しておき、この光ファイバ26を基板10が溝11に密着固定するように基板10とパッケージ20をフェイスダウンで接合すれば良い。

20 【0036】

【発明の効果】以上のように、本発明によれば、シリコン等の基板に形成した電極上に光半導体素子を実装し、該光半導体素子への光入出力端子を上記基板の溝に載置し、これらをパッケージで封止してなる光半導体モジュールにおいて、上記光入出力端子を光ファイバを内蔵したフェルールで形成し、該フェルールを上記基板の溝に載置するとともにその一端をパッケージの外部に導出し、パッケージとフェルールの間を気密封止して接合したことによって、製造工程での光ファイバの破損を防止し、また予めフェルールとパッケージの間を気密封止しておくことによって、確実な気密封止構造を容易に得ることができる。

30 【0037】また本発明によれば、

A. シリコン等の基板に光半導体素子を実装するための電極と、光入出力端子を載置するための溝を形成する工程、

B. 上記電極上に光半導体素子を実装する工程、

C. パッケージに、内外を導通する電気入出力端子と、内外を連通する光入出力端子を備える工程、

40 D. 上記基板側の電極と溝を、それぞれパッケージ側の電気入出力端子と光入出力端子に位置合わせして、基板をパッケージに接合する工程

E. 上記基板を気密封止する工程

から光半導体モジュールを製造することによって、工程Cにより予め光入出力端子をパッケージ側に備えておくことで、両者間を確実に気密封止して機械的強度を高め、信頼性を向上させることができる。また、基板とパッケージとを別工程で作製し、工程Dで接合することにより、電気接続と光接続を同時に行うことができるた

め、生産性に優れ、低コストで光半導体モジュールを作製することができる。

【図面の簡単な説明】

【図1】本発明の光半導体モジュールを示しており、(a)は蓋を除いた平面図、(b)はX-X線断面面図である。

【図2】本発明の光半導体モジュールの製造工程のうち基板側のユニットのみを示しており、(a)は平面図、(b)はY-Y線断面面図である。

【図3】本発明の光半導体モジュールの製造工程のうちパッケージ側のユニットのみを示しており、(a)は平面図、(b)はZ-Z線断面面図である。

【図4】本発明の光半導体モジュールの製造工程のうち基板とパッケージを接合した状態を示しており、(a)は平面図、(b)はW-W線断面面図である。

【図5】従来の光半導体モジュールを示す分解斜視図である。

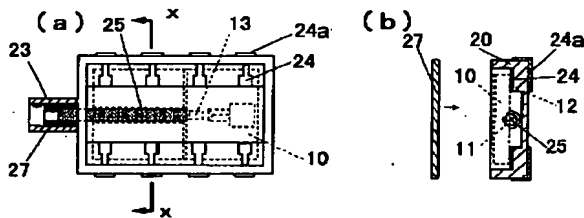
【図6】従来の光半導体モジュールを示す分解斜視図で *

*ある。

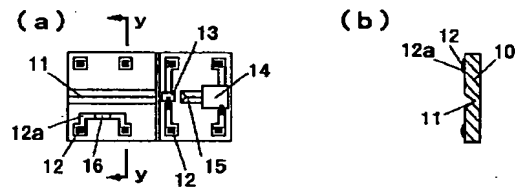
【符号の説明】

- 10：基板
- 11：溝
- 12：半田パターン
- 12a：電極
- 13：レーザーダイオード
- 14：フォトダイオード
- 15：溝
- 20：パッケージ
- 21：段部
- 22：貫通孔
- 23：筒状部
- 24：電極パッド
- 24a：外部リード
- 25：フェルルール
- 26：光ファイバ
- 27：スリーブ

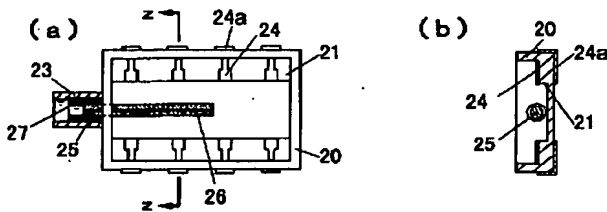
【図1】



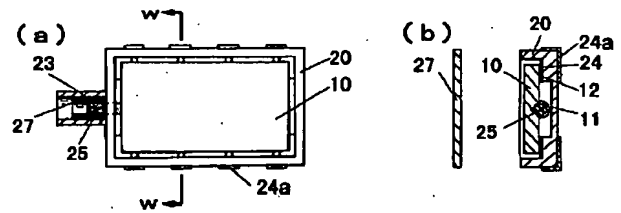
【図2】



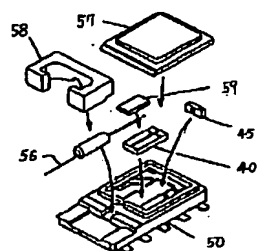
【図3】



【図4】



【図5】



【図6】

